



(12)发明专利申请

(10)申请公布号 CN 109545094 A

(43)申请公布日 2019.03.29

(21)申请号 201811395469.4

(22)申请日 2018.11.22

(30)优先权数据

107133998 2018.09.27 TW

(71)申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路1号

(72)发明人 陈振彰 刘品妙

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 梁挥 许志影

(51)Int.Cl.

G09F 9/33(2006.01)

H05K 13/04(2006.01)

H01L 25/075(2006.01)

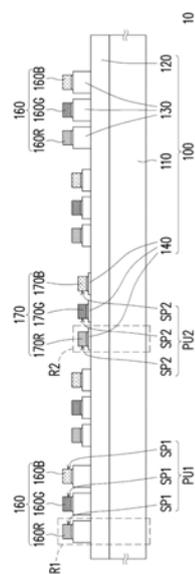
权利要求书2页 说明书9页 附图13页

(54)发明名称

显示器

(57)摘要

本发明公开了一种显示器,包括阵列基板、第一像素单元及第二像素单元。阵列基板具有多个区块。至少一区块包含多个驱动元件、多个第一导电结构及多个第二导电结构位于基板上。第一导电结构的上表面至基板的上表面间的厚度不同于第二导电结构的上表面至基板的上表面间的厚度。第一像素单元含至少两不同色的次像素。各次像素具有第一微发光二极管元件。第一微发光二极管元件位于第一导电结构上且电连接至驱动元件。第二像素单元含至少两不同色的次像素。各次像素具有第二微发光二极管元件。第二微发光二极管元件位于第二导电结构上且电连接至驱动元件。



1. 一种显示器,其特征在于,包括:

一阵列基板,具有多个区块,至少一该区块包含多个驱动元件、多个第一导电结构及多个第二导电结构设置于一基板的上表面,其中该些第一导电结构的上表面至该基板的该上表面之间的一第一厚度不同于该些第二导电结构的上表面至该基板的该上表面之间的一第二厚度;

一第一像素单元,包含至少两个不同颜色的次像素,各该次像素具有至少一第一微发光二极管元件,其中该第一微发光二极管元件配置于该些第一导电结构之一者上且电性连接至对应的该些驱动元件之一;以及

一第二像素单元,包含至少两个不同颜色的次像素,各该次像素具有至少一第二微发光二极管元件,其中该第二微发光二极管元件配置于该些第二导电结构之一者上且电性连接至对应的该些驱动元件之一。

2. 如权利要求1所述的显示器,其特征在于,该第一像素单元的该些第一微发光二极管元件为红色微发光二极管元件、绿色微发光二极管元件或蓝色微发光二极管元件。

3. 如权利要求2所述的显示器,其特征在于,该第二像素单元的该些第二微发光二极管元件为红色微发光二极管元件、绿色微发光二极管元件或蓝色微发光二极管元件。

4. 如权利要求1所述的显示器,其特征在于,该第一厚度大于该第二厚度。

5. 如权利要求4所述的显示器,其特征在于,该第二像素单元设置于邻近该基板的该区块的一中心位置,该第一像素单元设置于该基板自该中心向外延伸的位置。

6. 如权利要求4所述的显示器,其特征在于,该些第一导电结构及该些第二导电结构分别具有多个群组,每一组包含N个该第一导电结构或N个该第二导电结构,其中N为 $\geq 2$ 的正整数,在一第一延伸方向上,任一组该些第二导电结构配置于至少两组该些第一导电结构之间。

7. 如权利要求6所述的显示器,其特征在于,在一第二延伸方向上,任一组该些第二导电结构配置于任至少两组该些第一导电结构之间,且该第二延伸方向垂直于该第一延伸方向。

8. 如权利要求6所述的显示器,其特征在于,该些第一像素单元的数量为多个,该第二像素单元的数量为多个,且该些第一像素单元与该些第二像素单元于该第一延伸方向上依据各该区块排列而于该基板上交替排列。

9. 如权利要求8所述的显示器,其特征在于,该些第一像素单元与该些第二像素单元于该第二延伸方向上依据各该区块排列而于该基板上交替排列。

10. 如权利要求4所述的显示器,其特征在于,该些第一导电结构环绕该些第二导电结构设置。

11. 如权利要求1所述的显示器,其特征在于,该些第一微发光二极管元件与该些第二微发光二极管元件为垂直式发光二极管或覆晶式发光二极管。

12. 如权利要求1所述的显示器,其特征在于,该第一像素单元与该第二像素单元分别具有多个发光频谱相同的该第一微发光二极管元件及该第二微发光二极管元件。

13. 如权利要求1所述的显示器,其特征在于,该些第一导电结构与该些第二导电结构分别具有一导电模块,且该些第一导电结构的该导电模块的厚度与该些第二导电结构的该导电模块的厚度不同。

14. 如权利要求1所述的显示器,其特征在于,该些第一导电结构与该些第二导电结构包括一导电层和一绝缘层,该导电层设置于该绝缘层的上方,且该些第一导电结构的该导电层的厚度与该些第二导电结构的该导电层的厚度相同,该些第一导电结构的该绝缘层的厚度与该些第二导电结构的该绝缘层的厚度不同。

15. 如权利要求14所述的显示器,其特征在于,该些驱动元件为多个薄膜晶体管,该些薄膜晶体管分别电性连接对应的该导电层。

16. 如权利要求1所述的显示器,其特征在于,该阵列基板包括至少一导电层与至少一绝缘层,该导电层或该绝缘层具有多个第一凸出结构以及多个第二凸出结构,该些第一导电结构包括该些第一凸出结构,该些第二导电结构包括该些第二凸出结构,且该些第一凸出结构的厚度不同于该些第二凸出结构的厚度。

17. 如权利要求1所述的显示器,其特征在于,该第一微发光二极管元件与该第一导电结构之间以及该第二微发光二极管元件与该第二导电结构之间分别具有一导电黏着层。

18. 如权利要求1所述的显示器,其特征在于,该第一厚度与该第二厚度的差值大于等于1微米且小于等于5微米。

19. 如权利要求1所述的显示器,其特征在于,该阵列基板包括一高度补偿结构,该高度补偿结构的一顶表面为一连续凹面,且该些第一导电结构与该些第二导电结构位于该顶表面上。

20. 如权利要求19所述的显示器,其特征在于,该些第二导电结构位于该连续凹面的一相对凹陷部,该些第一导电结构位于该连续凹面的一相对突出部。

## 显示器

### 技术领域

[0001] 本发明是有关于一种显示器,且特别是一种有关于微发光二极管的显示器。

### 背景技术

[0002] 在一般的微发光二极管元件(micro-LED)转置技术中,可以藉由静电吸头或聚二甲基硅氧烷(Polydimethylsiloxane;PDMS)等转印头,以将微发光二极管元件转置并安装于基板上。

[0003] 然而,上述的转置技术中可能会有压印深度不均的问题。以聚二甲基硅氧烷转印头为例,在成型的过程中可能产生收缩,因此容易造成压印边缘与中心的收缩量不同,进而产生形变量不同。因而在将微发光二极管元件安装于基板上之后,可能会造成电流分布不均匀,进而使显示器的亮度不均匀(mura),而造成显示品质的降低。

### 发明内容

[0004] 本发明提供一种显示器,其具有较佳的显示品质及制程良率。

[0005] 本发明的显示器包括阵列基板、第一像素单元以及第二像素单元。阵列基板具有多个区块,至少一区块包含多个驱动元件、多个第一导电结构及多个第二导电结构设置于一基板的上表面。这些第一导电结构的上表面至基板的上表面之间的第一厚度不同于这些第二导电结构的上表面至基板的上表面之间的第二厚度。第一像素单元包含至少两个不同颜色的次像素。各次像素具有至少一第一微发光二极管元件。第一微发光二极管元件配置于这些第一导电结构之一者上且电性连接至对应的这些驱动元件之一。第二像素单元包含至少两个不同颜色的次像素。各次像素具有至少一第二微发光二极管元件。第二微发光二极管元件配置于这些第二导电结构之一者上且电性连接至对应的这些驱动元件之一。

[0006] 为让本发明的上述特征和优点能更明显易懂,下文特举实施例,并配合所附图式作详细说明如下。

### 附图说明

[0007] 图1A至图1B是依照本发明的第一实施例的一种显示器的制作方式的部分立体示意图。

[0008] 图1C至图1F是依照本发明的第一实施例的一种显示器的制作方式的部分剖面示意图。

[0009] 图1G至图1H是依照本发明的第一实施例的一种显示器的部分剖面示意图。

[0010] 图2A及图2B是依照本发明的第二实施例的一种显示器的部分剖面示意图。

[0011] 图3A及图3B是依照本发明的第三实施例的一种显示器的部分剖面示意图。

[0012] 图4A及图4B是依照本发明的第四实施例的一种显示器的部分剖面示意图。

[0013] 图5是依照本发明的第五实施例的一种显示器的部分剖面示意图。

[0014] 图6A至图6C是依照本发明的第六实施例的一种显示器的部分剖面示意图。

- [0015] 其中,附图标记:
- [0016] 10、20、30、40、50、60:显示器
- [0017] 11:转印头
- [0018] 100、200、300、400、500、600:阵列基板
- [0019] 110:基板
- [0020] 110P:中心
- [0021] 110a、130a、630a、140a、640a、530a:上表面
- [0022] 120:像素阵列层
- [0023] 121:驱动元件
- [0024] 122、432、442:绝缘层
- [0025] 123、232、332、242、342:导电层
- [0026] 130、230、330、430:第一导电结构
- [0027] 130h、650h1:第一厚度
- [0028] 131、141:导电模块
- [0029] 140、240、340、440:第二导电结构
- [0030] 140h、650h2:第二厚度
- [0031] 530:导电结构
- [0032] 540:导电柱
- [0033] 540b:侧壁
- [0034] 650:高度补偿结构
- [0035] 650a、650a1、650a2:顶表面
- [0036] 651:相对突出部
- [0037] 652:相对凹陷部
- [0038] 160:第一微发光二极管元件
- [0039] 170:第二微发光二极管元件
- [0040] 160R、170R:红色微发光二极管元件
- [0041] 160G、170G:绿色微发光二极管元件
- [0042] 160B、170B:蓝色微发光二极管元件
- [0043] 180、580:导电黏着层
- [0044] 191:第一导电层
- [0045] 192:第一半导体层
- [0046] 193:发光层
- [0047] 194:第二半导体层
- [0048] 195:第二导电层
- [0049] PU:像素单元
- [0050] PU1:第一像素单元
- [0051] PU2:第二像素单元
- [0052] SP1、SP2:次像素
- [0053] Z1、Z2、Z3、Z4、Z5、Z6、Z7、Z8、Z9:区块

- [0054] R1、R2、R3、R4:区域  
[0055] D1:第一延伸方向  
[0056] D2:第二延伸方向  
[0057] X、Y、Z:方向  
[0058] GE:栅极  
[0059] S:源极  
[0060] D:漏极  
[0061] CH:半导体层  
[0062] GI:栅极绝缘层  
[0063] 630、640:焊球

### 具体实施方式

[0064] 参照本实施例的图式以更全面地阐述本发明。然而,本发明亦可以各种不同的形式体现,而不应限于本文中所述的实施例。图式中的层与区域的厚度会为了清楚起见而放大。相同或相似的参考号码表示相同或相似的元件,以下段落将不再一一赘述。

[0065] 图1A至图1B是依照本发明的第一实施例的一种显示器的制作方式的部分立体示意图。图1C至图1H是依照本发明的第一实施例的一种显示器的制作方式的部分剖面示意图。具体而言,图1B是图1A中区块Z5的放大图,图1G是图1F中区域R1的放大图,图1H是图1F中区域R2的放大图。

[0066] 请同时参照图1A至图1C。如图1A所示,提供一阵列基板100。并且,如图1A及图1C所示,例如可以藉由具有转印头(print head)11的机台及/或其他适宜的转置机台,以转印及/或其他适宜的方式,而将多个红色微发光元件160R、170R转置于阵列基板100上。转印头11例如为聚二甲基硅氧烷转印头或其他适宜的弹性转印头(elastomer print head),但本发明不限于此。藉由具有弹性的转印头11,可以提升转置制程中的缓冲空间。因此,转置制程的制程欲度(process window)也可以被提升。

[0067] 阵列基板100包括基板110、像素阵列层120以及多个导电结构130、140。基板110的材质可为玻璃、石英、有机聚合物、金属或是其他适宜的材质。像素阵列层120以及导电结构130、140位于基板110的上表面110a上。像素阵列层120包括多个驱动元件121(绘示于图1G或图1H),且导电结构130、140电性连接至像素阵列层120中对应的驱动元件121。而有关像素阵列层120中的驱动元件121将于后续段落作详细说明。

[0068] 阵列基板100可以划分为对应于转印头11的一个或多个区块Z1、Z2、Z3、Z4、Z5、Z6、Z7、Z8、Z9(即Z1~Z9)。换句话说,区块Z1~Z9的外观及大小可以依据对应的转印头11的尺寸而进行调整。以图1A所绘示的实施例中,阵列基板100具有多个区块Z1~Z9,但本发明不限于此。在其他实施例中,阵列基板100也可以仅具有一个区块。若阵列基板100具有多个区块Z1~Z9,则这些区块Z1~Z9的外观及大小可以彼此相同或不同,且区块Z1~Z9内的像素阵列层120的布线(layout)配置可以依据各个区块Z1~Z9的功能或位置进行调整,于本发明并不加以限制。

[0069] 以图1A中的区块Z5为例,如图1B所示,基板110的上表面110a上包括多个第一导电结构130以及多个第二导电结构140。第一导电结构130的上表面130a至基板110的上表面

110a之间具有第一厚度130h(绘示于图1G),第二导电结构140的上表面140a至基板110的上表面110a之间具有第二厚度140h(绘示于图1H),且第一厚度130h大于第二厚度140h。在本实施例中,第一厚度130h与第二厚度140h的差值大于等于1微米(micrometer; $\mu\text{m}$ )且小于等于5微米,以适于在微发光二极管元件(如:后续所述的第一微发光二极管元件160及第二微发光二极管元件170)的转置过程中,可以对应于转印头11的形变量,而补偿或降低转印头11的形变所造成的影响。

[0070] 如图1G及图1H所示,在本实施例中,第一导电结构130可以具有导电模块131,第二导电结构140可以具有导电模块141。组成第一导电结构130的导电模块131的厚度大于组成第二导电结构140的导电模块141的厚度。导电模块131、141例如为导电柱(conductive pillar),但本发明不限于此。在一些实施例中,具有不同厚度的导电模块131、141可以藉由不同次数的多次成膜、曝光显影及蚀刻的多膜层堆叠方式形成,或是藉由半调式光罩(Half Tone Mask;HTM)以多次蚀刻方式形成,于本发明并不加以限制。

[0071] 请接续参阅图1B,在一些实施例中,多个导电结构130、140可分别组成多个群组,配置于基板上,例如每N个相同厚度的导电结构组成一组连续排列,N为大于或等于2的正整数,依据显示器的显示像素设计需求,同一像素单元的多个发光元件设置于相同厚度的一组导电结构上。在本实施例中,例如每三个第一导电结构130为一组以及每三个第二导电结构140为一组,以适于转置不同颜色的微发光二极管元件于其上。此外,在本实施例中,厚度较小的第二导电结构140设置于邻近基板110的区块Z5的中心110P的位置,而厚度较大的第一导电结构130设置于基板110自区块Z5的中心110P向外延伸的位置,但本发明不限于此。换句话说,厚度最小的导电结构设置于基板110的区块Z5的中心110P的位置,依据导电结构的厚度渐增而向外缘配置,厚度最大的导电结构则设置于基板110的区块Z5的最外缘的位置。

[0072] 在本实施例中,在第一延伸D1方向上,任一组第二导电结构140配置于两组第一导电结构130之间。举例而言,于图1B中,在一平行于XZ平面的剖面上,于X方向上的至少一组第二导电结构140配置于至少两组第一导电结构130之间。另外,若阵列基板100具有多个区块Z1~Z9,在一垂直于第一延伸方向D1的第二延伸D2方向上,至少一组第二导电结构140配置于至少两组第一导电结构130之间。举例而言,请同时参照图1A及图1B,在一平行于YZ平面的剖面上,于Y方向上的至少一组第二导电结构140配置于至少两组第一导电结构130之间。并且,若阵列基板100具有多个区块,所述导电结构的配置模式可交替出现。

[0073] 在本实施例中,于单一个区块(如:区块Z5)中,所有第一导电结构130可以构成一具有最大面积的围绕区域,而第二导电结构140可以位于前述的围绕区域内(即,第一导电结构130可以是以封闭式的方式环绕第二导电结构140),但本发明不限于此。在其他实施例中,于单一个区块中,阵列基板100的高度补偿可以为单方向(即,沿着一方向递增或递减),如藉由静电吸头进行转置过程。

[0074] 接着,请参照图1C,在将多个红色微发光元件160R、170R转置于阵列基板100上之后,可以藉由类似的方式,以将多个绿色微发光元件160G、170G转置于阵列基板100上。

[0075] 接着,请参照图1D,在将多个绿色微发光元件160G、170G转置于阵列基板100上之后,可以藉由类似的方式,以将多个蓝色微发光元件160B、170B转置于阵列基板100上。

[0076] 值得注意的是,本发明并不限定,红色微发光元件160R、170R、绿色微发光元件

160G、170G以及蓝色微发光元件160B、170B的转置顺序。

[0077] 经过上述转置制程后即可大致上完成本实施例的显示器10的制作。请同时参照图1F至图1H,显示器10包括阵列基板100、第一像素单元PU1以及第二像素单元PU2。

[0078] 阵列基板100包括基板110、像素阵列层120以及多个导电结构130、140。如图1G及图1H所示,像素阵列层120具有多个驱动元件121。各个驱动元件121具有对应的栅极GE、源极S、漏极D、半导体层CH及栅极绝缘层GI。栅极绝缘层GI位于栅极GE与半导体层CH之间。并且,像素阵列层120可以更具有覆盖于驱动元件121上的绝缘层122及导电层123。导电层123可以覆盖于绝缘层122且贯穿绝缘层122,以使导电层123上的导电结构130、140可以与对应的驱动元件121电性连接。

[0079] 在本实施例中,驱动元件121例如是薄膜晶体管(thin film transistor;TFT),图1B中的驱动元件121是以薄膜晶体管可为底部栅极型晶体管(bottom gate)为例,即栅极GE位于半导体层CH的下方。在其他实施例中,薄膜晶体管可为顶部栅极型(top gate),即栅极位于半导体层的上方,或其他适当型式的晶体管,但本发明不限于此。在其他实施例中,驱动元件121也可以是其他形态的开关元件(switching device)。

[0080] 第一像素单元PU1至少包含两个不同颜色的次像素SP1,各个次像素SP1具有至少一个第一微发光二极管元件160,且第一微发光二极管元件160配置于对应的第一导电结构130上,以使第一微发光二极管元件160藉由对应的第一导电结构130电性连接至驱动元件121的漏极D。

[0081] 在本实施例中,第一微发光二极管元件160包括红色微发光二极管元件160R、绿色微发光二极管元件160G或蓝色微发光二极管元件160B,但本发明不限于此。

[0082] 在本实施例中,第一微发光二极管元件160中的红色微发光二极管元件160R、绿色微发光二极管元件160G及蓝色微发光二极管元件160B是分别位于具有相同高度的第一导电结构130上。

[0083] 第二像素单元PU2至少包含两个不同颜色的次像素SP2,各个次像素SP2具有至少一个第二微发光二极管元件170,且第二微发光二极管元件170配置于对应的第二导电结构140上,以使第二微发光二极管元件170藉由对应的第二导电结构140电性连接至驱动元件121的漏极D。

[0084] 在本实施例中,第二微发光二极管元件170包括红色微发光二极管元件170R、绿色微发光二极管元件170G或蓝色微发光二极管元件170B,但本发明不限于此。

[0085] 在本实施例中,由于第二微发光二极管元件170中的红色微发光二极管元件170R、绿色微发光二极管元件170G及蓝色微发光二极管元件170B是分别位于具有相同高度的第二导电结构140上。并且,第一微发光二极管元件160中的红色微发光二极管元件160R的高度不同于第二微发光二极管元件170中的红色微发光二极管元件170R的高度,第一微发光二极管元件160中的绿色微发光二极管元件160G的高度不同于第二微发光二极管元件170中的绿色微发光二极管元件170G的高度,且第一微发光二极管元件160中的蓝色微发光二极管元件160B的高度不同于第二微发光二极管元件170中的蓝色微发光二极管元件170B的高度。

[0086] 在本实施例中,由于构成第一像素单元PU1的第一微发光二极管元件160配置于第一导电结构130上,且构成第二像素单元PU2的第二微发光二极管元件170配置于第二导电

结构140上。因此,第二像素单元PU2可以位于邻近基板110的区块Z5的中心110P的位置,且第一像素单元PU1可以位于基板110自中心110P向外延伸的位置。另外,若阵列基板100具有多个区块Z1~Z9,则在第一延伸方向D1或第二延伸方向D2上,第一像素单元PU1与第二像素单元PU2可以交替排列。

[0087] 举例而言,请同时参照图1A及图1B,在一平行于YZ平面的剖面上,于Y方向上的任一组第二导电结构140(如:区块Z2、区块Z5以及区块Z8中的任一组第二导电结构140)配置于至少两组第一导电结构130(如:区块Z2、区块Z5以及区块Z8中最远离区块中心110P的两组第一导电结构130)之间。并且,若阵列基板100具有多个区块,在第二延伸方向上,第一像素单元PU1与第二像素单元PU2可以交替排列。

[0088] 请参照图1G及图1H,在本实施例中,微发光二极管元件160、170例如为具有第一导电层191、第一半导体层192、发光层193、第二半导体层194以及第二导电层195的垂直式(vertical type)发光二极管,但本发明不限于此。在其他实施例中,第一微发光二极管元件160与第二微发光二极管元件170也可以为覆晶式(flip-chip type)发光二极管。第一半导体层192、发光层193以及第二半导体层194例如可以是藉由有机金属气相沉积法(Metal-organic Chemical Vapor Deposition;MOCVD)所形成具有或不具有掺杂(doping)的氮化镓(InGaN)层及/或氮化镓(GaN)层,第一导电层191以及第二导电层195例如可以是藉由物理气相沉积法(Physical Vapor Deposition;PVD)所形成的金属或金属氧化物层。藉由不同浓度或种类的掺杂,可以使微发光二极管元件160、170具有不同的发光颜色。

[0089] 在本实施例中,第一微发光二极管元件160与第一导电结构130之间以及第二微发光二极管元件170与第二导电结构140之间具有导电黏着层180。导电黏着层180的材质例如为焊料,且例如可藉由回流制程(reflow process),以藉由导电黏着层180而提升微发光二极管元件160、170与导电结构130、140之间的导电性。

[0090] 基于上述,在本实施例的显示器10中,导电模块131与导电模块141的厚度不同,因此,导电模块131所构成的第一导电结构130与导电模块141所构成的第二导电结构140可以具有不同的对应厚度。而前述的不同的厚度所产生的厚度差可以在微发光二极管元件160、170的转置过程中,可以补偿或降低转印设备的形变所造成的影响,而可以使微发光二极管元件160、170与阵列基板100之间的电流分布较为均匀,进而使显示器的亮度较为均匀,而提升显示品质。

[0091] 图2A及图2B是依照本发明的第二实施例的一种显示器的部分剖面示意图。具体而言,本实施例的显示器20包括阵列基板200、第一像素单元PU1以及第二像素单元PU2,且图2A是第一像素单元PU1及阵列基板200的其中一个第一导电结构230剖面示意图,图2B是第二像素单元PU2及阵列基板200的其中一个第二导电结构240剖面示意图。

[0092] 请参考图1G、图1H、图2A及图2B,在本实施例中,第一导电结构230包括导电层123、232和绝缘层122,导电层123覆盖于绝缘层122上,且绝缘层122覆盖于导电层232上。第二导电结构240包括导电层123、242和绝缘层122,导电层123覆盖于绝缘层122上,且绝缘层122覆盖于导电层242上。第一导电结构230的导电层232的厚度大于第二导电结构240的导电层242的厚度,第一导电结构230的绝缘层122的厚度相同于第二导电结构240的绝缘层122的厚度,且第一导电结构230的导电层123的厚度相同于第二导电结构240的导电层123的厚度。

[0093] 在本实施例中,导电层232、242可以为相同的膜层。换句话说,构成导电层232、242的膜层可以具有多个凸起,而具有不一致的厚度。

[0094] 在本实施例中,导电层232、242可以为驱动元件121中的一膜层。举例而言,在本实施例中,构成导电结构的导电层232、242可以为驱动元件121中栅极GE,但本发明不限于此。在其他实施例中,构成导电结构的导电层232、242可以为驱动元件121中源极S及/或漏极D。

[0095] 基于上述,在本实施例的显示器20中,导电层232与导电层242的厚度不同,因此,导电层232所构成的第一导电结构230与导电层242所构成的第二导电结构240可以具有不同的对应厚度。而前述的不同的厚度所产生的厚度差可以在微发光二极管元件160、170的转置过程中,可以补偿或降低转印设备的形变所造成的影响,而可以使微发光二极管元件160、170与阵列基板200之间的电流分布较为均匀,进而使显示器的亮度较为均匀,而提升显示品质。

[0096] 图3A及图3B是依照本发明的第三实施例的一种显示器的部分剖面示意图。具体而言,本实施例的显示器30包括阵列基板300、第一像素单元PU1以及第二像素单元PU2,且图3A是第一像素单元PU1及阵列基板300的其中一个第一导电结构330剖面示意图,图3B是第二像素单元PU2及阵列基板300的其中一个第二导电结构340剖面示意图。

[0097] 请参考图1G图1H与图3A及图3B,在本实施例中,导电层332可以覆盖于绝缘层122上且贯穿绝缘层122,导电层342可以覆盖于绝缘层122上且贯穿绝缘层122。

[0098] 第一导电结构330至少包括导电层332。第二导电结构340至少包括导电层342。第一导电结构330的导电层332的厚度大于第二导电结构340的导电层342的厚度。

[0099] 基于上述,在本实施例的显示器30中,导电层332与导电层342的厚度不同,因此,导电层332所构成的第一导电结构330与导电层342所构成的第二导电结构340可以具有不同的对应厚度。而前述的不同的厚度所产生的厚度差可以在微发光二极管元件160、170的转置过程中,可以补偿或降低转印设备的形变所造成的影响,而可以使微发光二极管元件160、170与阵列基板300之间的电流分布较为均匀,进而使显示器的亮度较为均匀,而提升显示品质。

[0100] 图4A及图4B是依照本发明的第四实施例的一种显示器的部分剖面示意图。具体而言,本实施例的显示器40包括阵列基板400、第一像素单元PU1以及第二像素单元PU2,且图4A是第一像素单元PU1及阵列基板400的其中一个第一导电结构430剖面示意图,图4B是第二像素单元PU2及阵列基板400的其中一个第二导电结构440剖面示意图。

[0101] 请参考图1G及图1H与图4A及图4B,在本实施例中,绝缘层432及绝缘层442覆盖对应的驱动元件121,且导电层123可以覆盖且贯穿对应的绝缘层432、442。

[0102] 在本实施例中,第一导电结构430包括导电层123和绝缘层432,且导电层123覆盖于绝缘层432上。第二导电结构440包括导电层123和绝缘层442,且导电层123覆盖于绝缘层442上。第一导电结构430的绝缘层432的厚度大于第二导电结构440的绝缘层442的厚度,且第一导电结构430的导电层123的厚度相同于第二导电结构440的导电层123的厚度。

[0103] 在本实施例中,绝缘层432、442可以为相同的膜层。换句话说,构成绝缘层432、442的膜层可以具有多个凸起,而具有不一致的厚度。

[0104] 基于上述,在本实施例的显示器40中,绝缘层432与绝缘层442的厚度不同,因此,绝缘层432所构成的第一导电结构430与绝缘层442所构成的第二导电结构440可以具有不

同的对应厚度。而前述的不同的厚度所产生的厚度差可以在微发光二极管元件160、170的转置过程中,可以补偿或降低转印设备的形变所造成的影响,而可以使微发光二极管元件160、170与阵列基板400之间的电流分布较为均匀,进而使显示器的亮度较为均匀,而提升显示品质。

[0105] 图5是依照本发明的第五实施例的一种显示器的部分剖面示意图。具体而言,本实施例的显示器50包括阵列基板500以及多个像素单元PU,且图5是其中一个像素单元PU及阵列基板500的其中一个导电结构530剖面示意图。

[0106] 请参考图1G、图1H与图5,在本实施例中,导电黏着层580的材质例如为焊料,且例如可藉由回焊制程,以藉由导电黏着层580而提升微发光二极管元件与导电结构530之间的导电性。

[0107] 在本实施例中,导电结构530例如可以包括导电柱(conductive pillar)540。导电柱540位于导电层123上,且导电柱540可以依据设计上的需求而有不同的高度。

[0108] 另外,纵使导电黏着层580在制作过程的使用量过多,或是于回焊制程中过度的熔融,而溢出导电结构530的上表面530a,也可藉由凸出的导电结构530而使导电黏着层580覆盖于导电结构530的部分侧壁(如:导电柱540的部分侧壁540b),以避免导电黏着层580与其他导电构件/膜层/元件产生不预期的电性连接。

[0109] 图6A至图6C是依照本发明的第六实施例的一种显示器的部分剖面示意图。具体而言,图6B是图6A中区域R3的放大图,图6C是图6A中区域R4的放大图。

[0110] 请参考图1F至图1H与图6A至图6C,在本实施例的显示器60的阵列基板600与第一实施例的显示器10的阵列基板100类似,差异在于:阵列基板600包括绝缘的高度补偿结构650。高度补偿结构650的顶表面650a为一连续凹面,且第一导电结构630与第二导电结构640位于顶表面650a上。

[0111] 在本实施例中,高度补偿结构650具有彼此相对的相对突出部651以及相对凹陷部652,位于相对突出部651的顶表面650a1至基板110的上表面110a之间具有第一厚度650h1,位于相对凹陷部652的顶表面650a2至基板110的上表面110a之间具有第二厚度650h2,且第一厚度650h1大于第二厚度650h2。如此一来,可以使第一导电结构630的上表面630a至基板110的上表面110a之间的高度大于第二导电结构640的上表面640a至基板110的上表面110a之间的高度。

[0112] 在其他变化实施例中,第一导电结构630与第二导电结构640中亦可包括焊球,但本发明不限于此。

[0113] 基于上述,在此变化实施例的显示器60中,相对突出部651与相对凹陷部652的厚度不同,且位于相对突出部651上的焊球与位于相对凹陷部652上的焊球640亦可以具有不同的对应高度,由此组成第一导电结构630与第二导电结构640。而前述的不同的厚度所产生的高度差可以在微发光二极管元件160、170的转置过程中,可以补偿或降低转印设备的形变所造成的影响,而可以使微发光二极管元件160、170与阵列基板600之间的电流分布较为均匀,进而使显示器的亮度较为均匀,而提升显示品质。

[0114] 综上所述,本发明的显示器中,阵列基板于第一导电结构及第二导电结构的部份具有不同的对应厚度/高度,不同高度的形成方式可以为上述实施例的任一或混合使用,而前述的不同的厚度/高度所产生的厚度差/高度差可以对应于转印头或转印制程可以产生

的形变量。因此,在微发光二极管元件的转置过程中,可以补偿或降低转印头的形变所造成的影响,而可以使微发光二极管元件与阵列基板之间的电流分布较为均匀,进而使显示器的亮度较为均匀,而提升显示品质及制程良率。

[0115] 虽然本发明已以实施例揭露如上,然其并非用以限定本发明,任何所属技术领域中具有通常知识者,在不脱离本发明的精神和范围内,当可作些许的更动与润饰,故本发明的保护范围当视后附的申请专利范围所界定者为准。

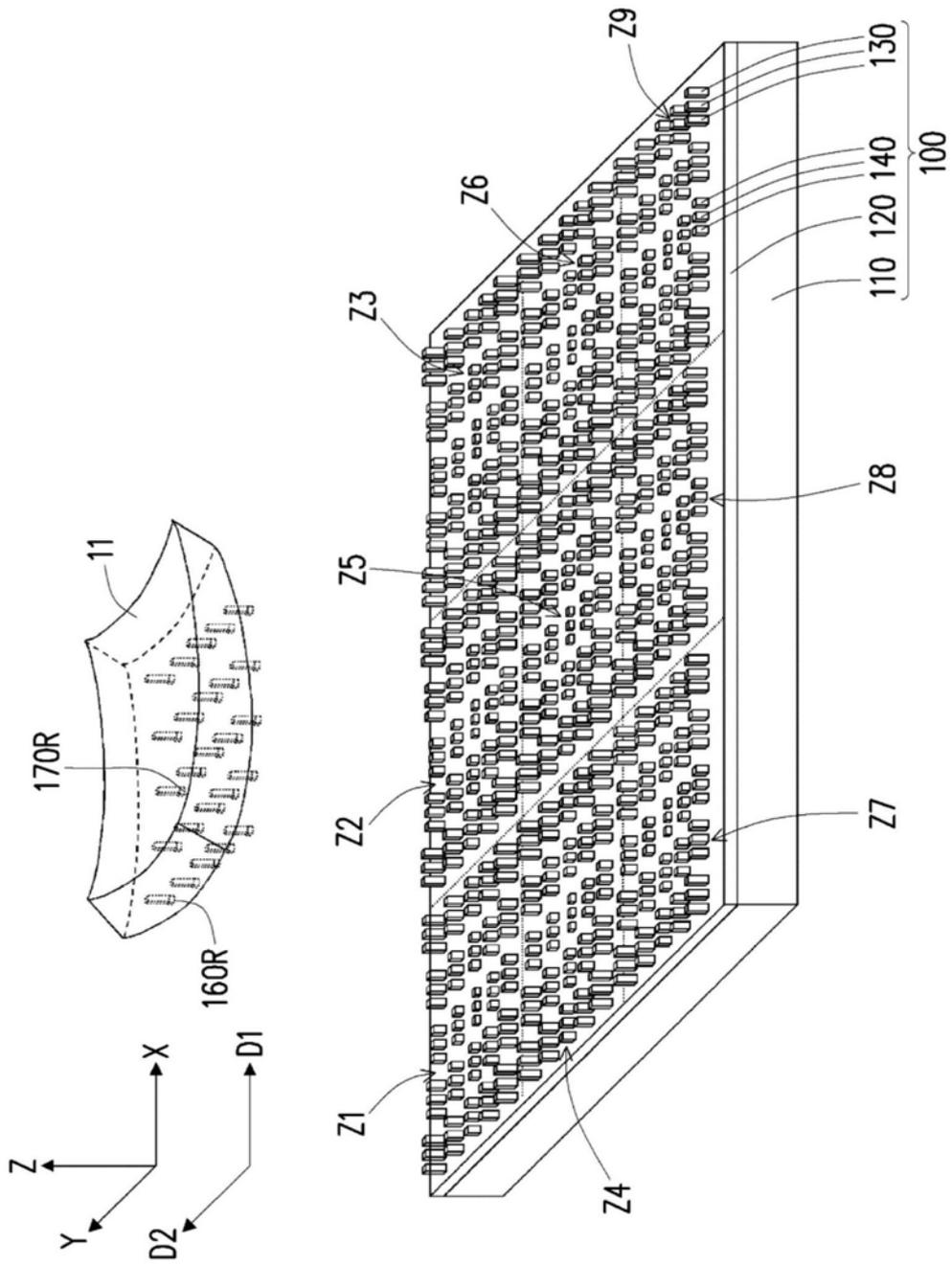


图1A

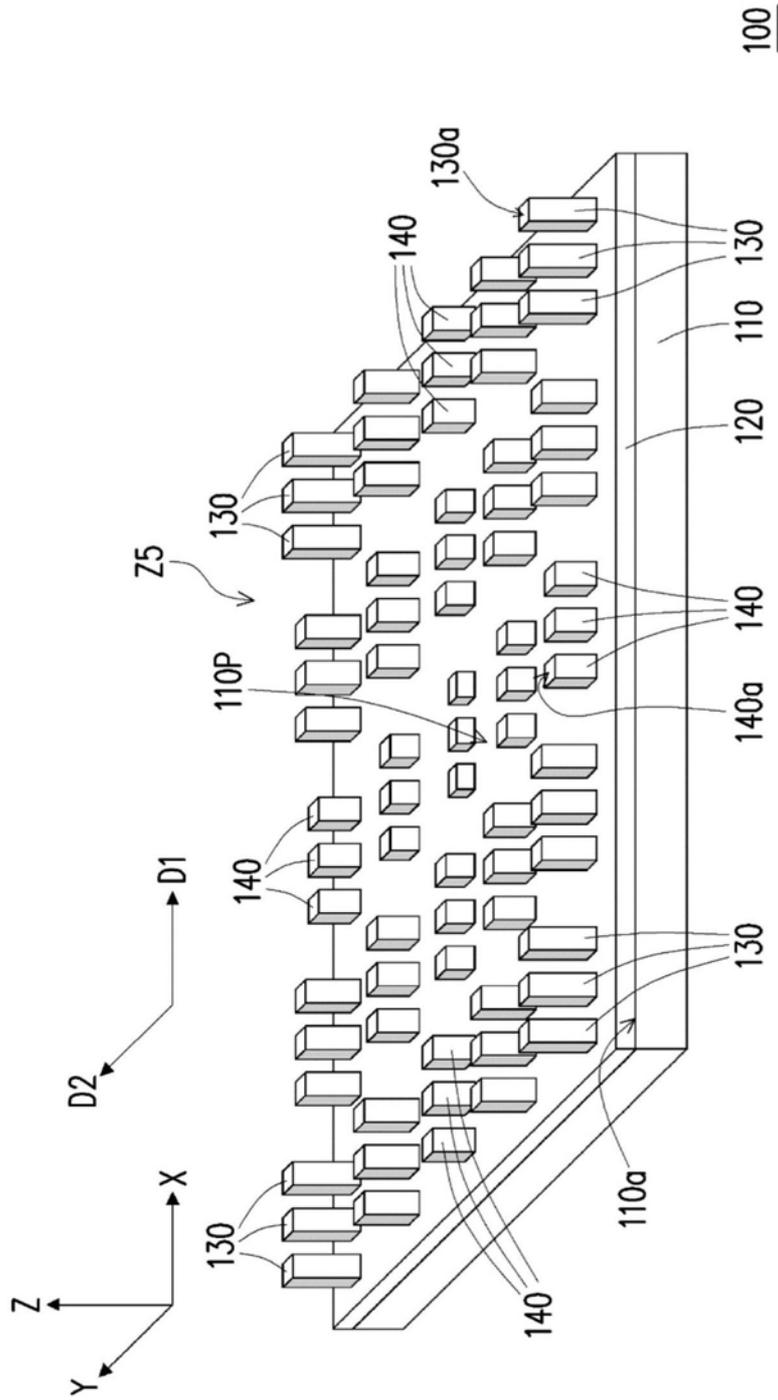


图1B

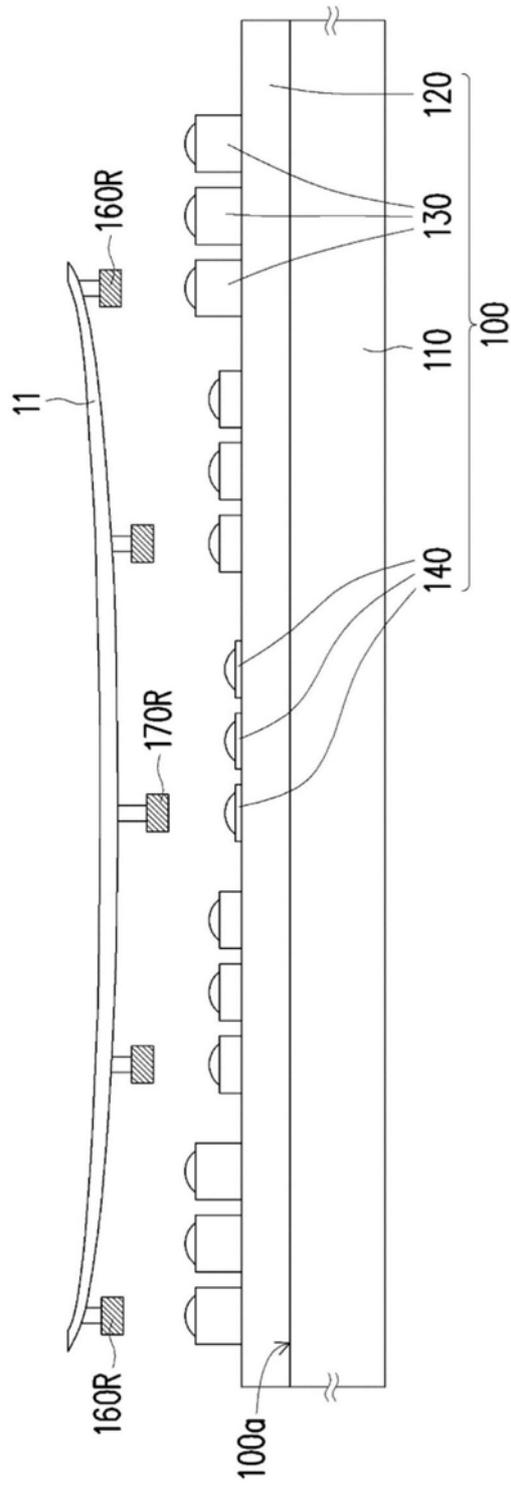


图1C

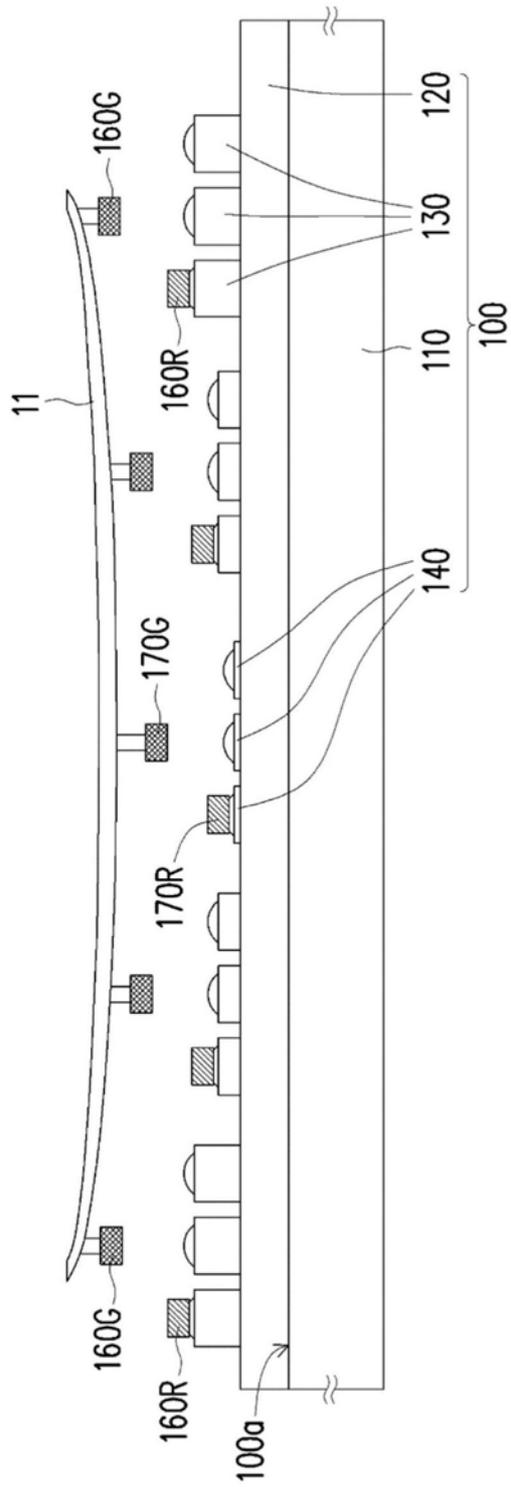


图1D

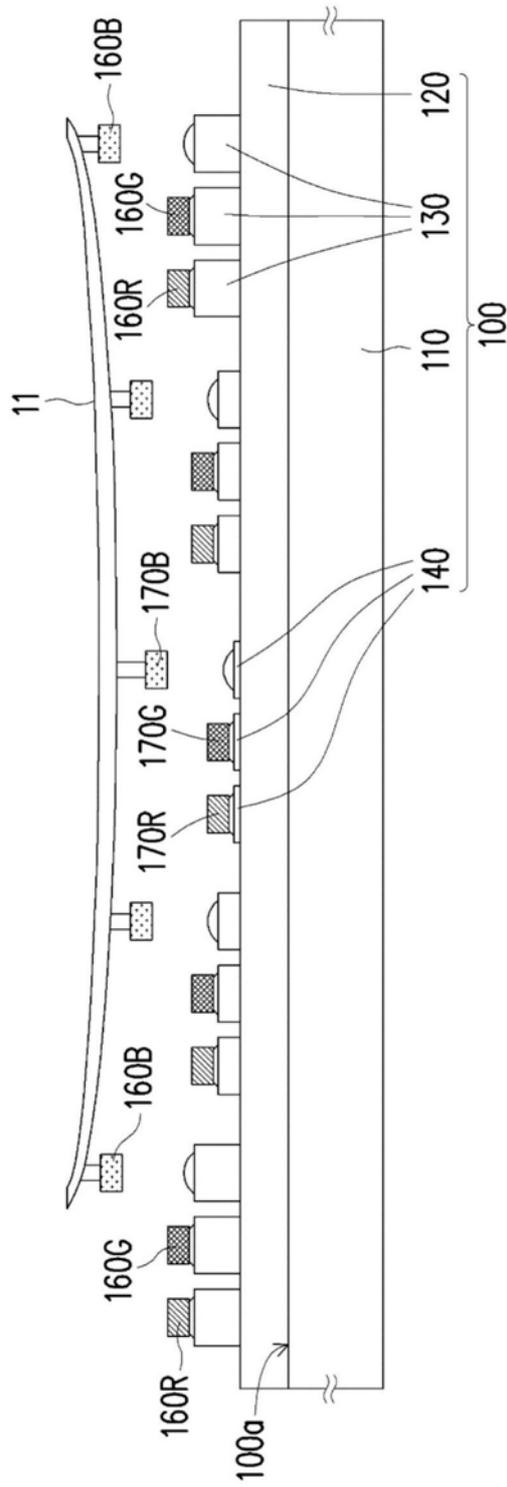


图1E

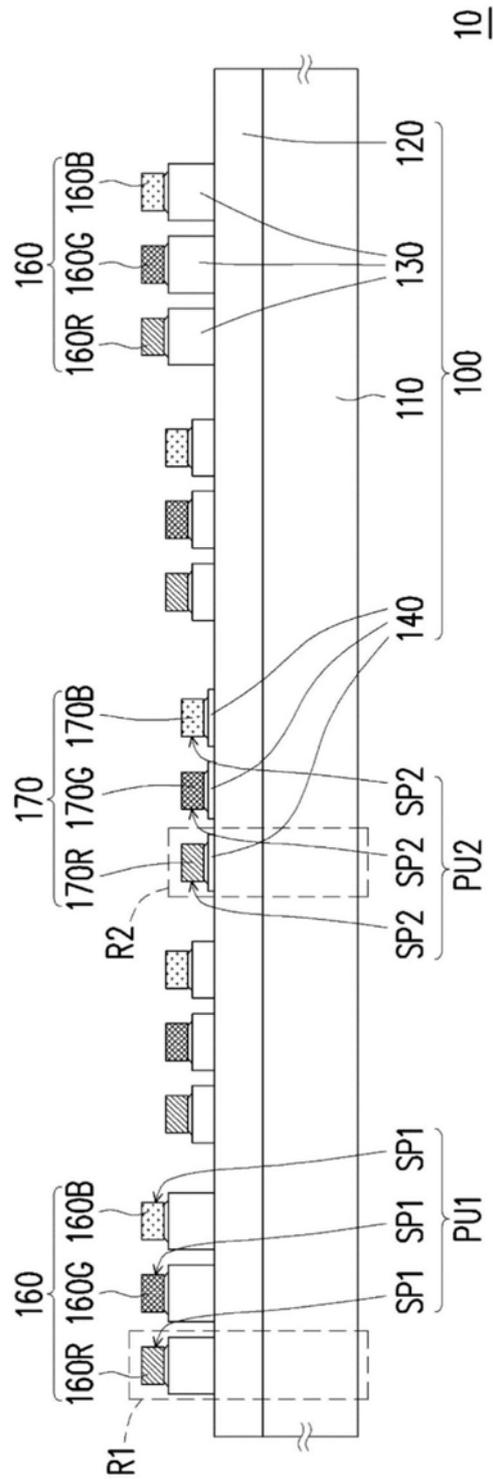


图1F

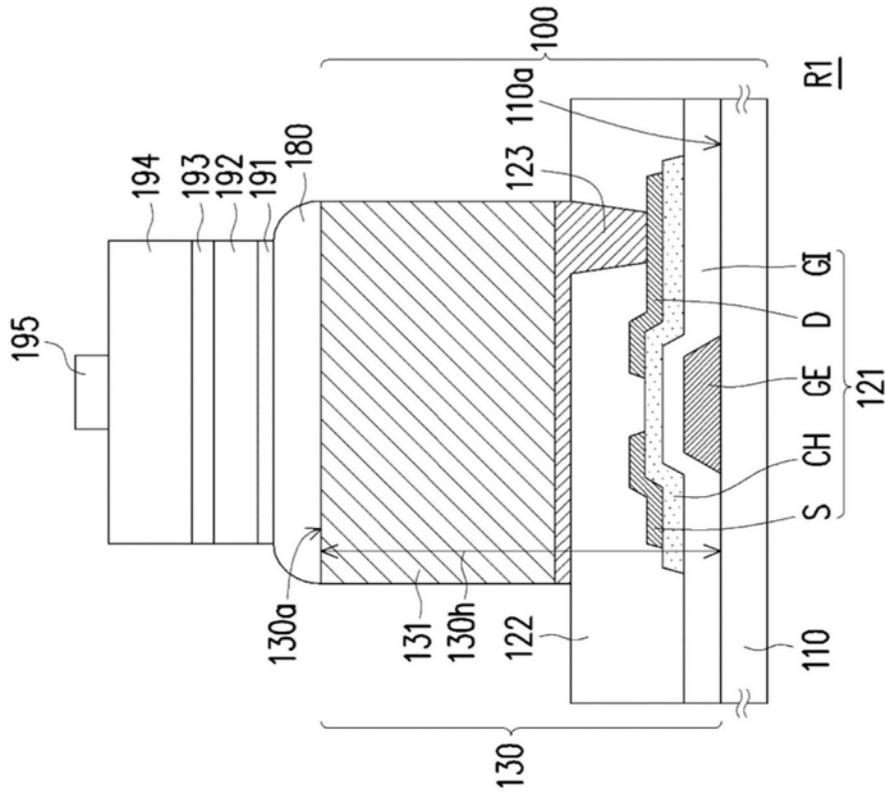


图1G

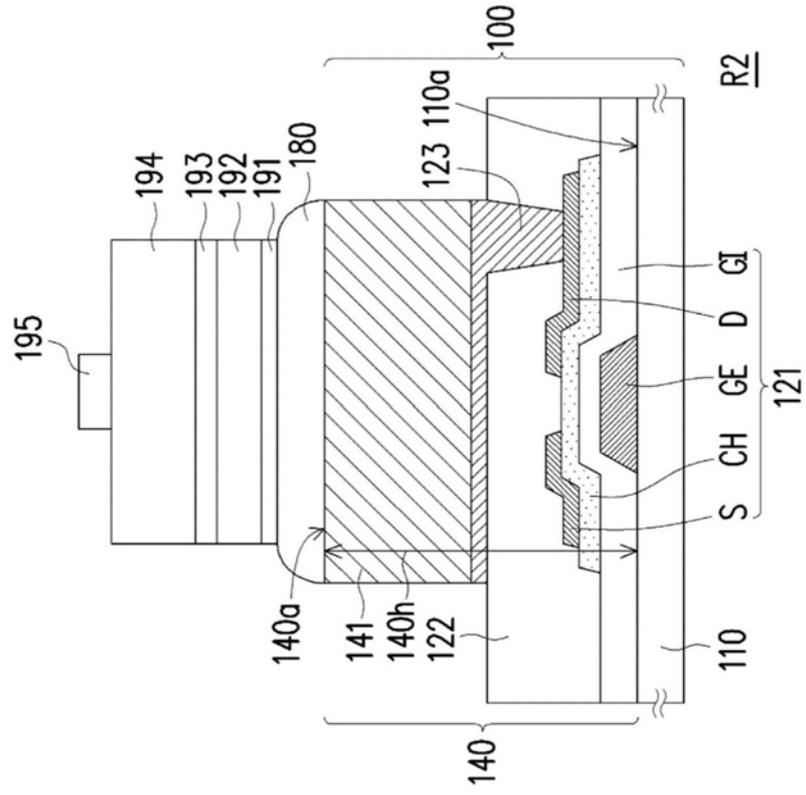


图1H

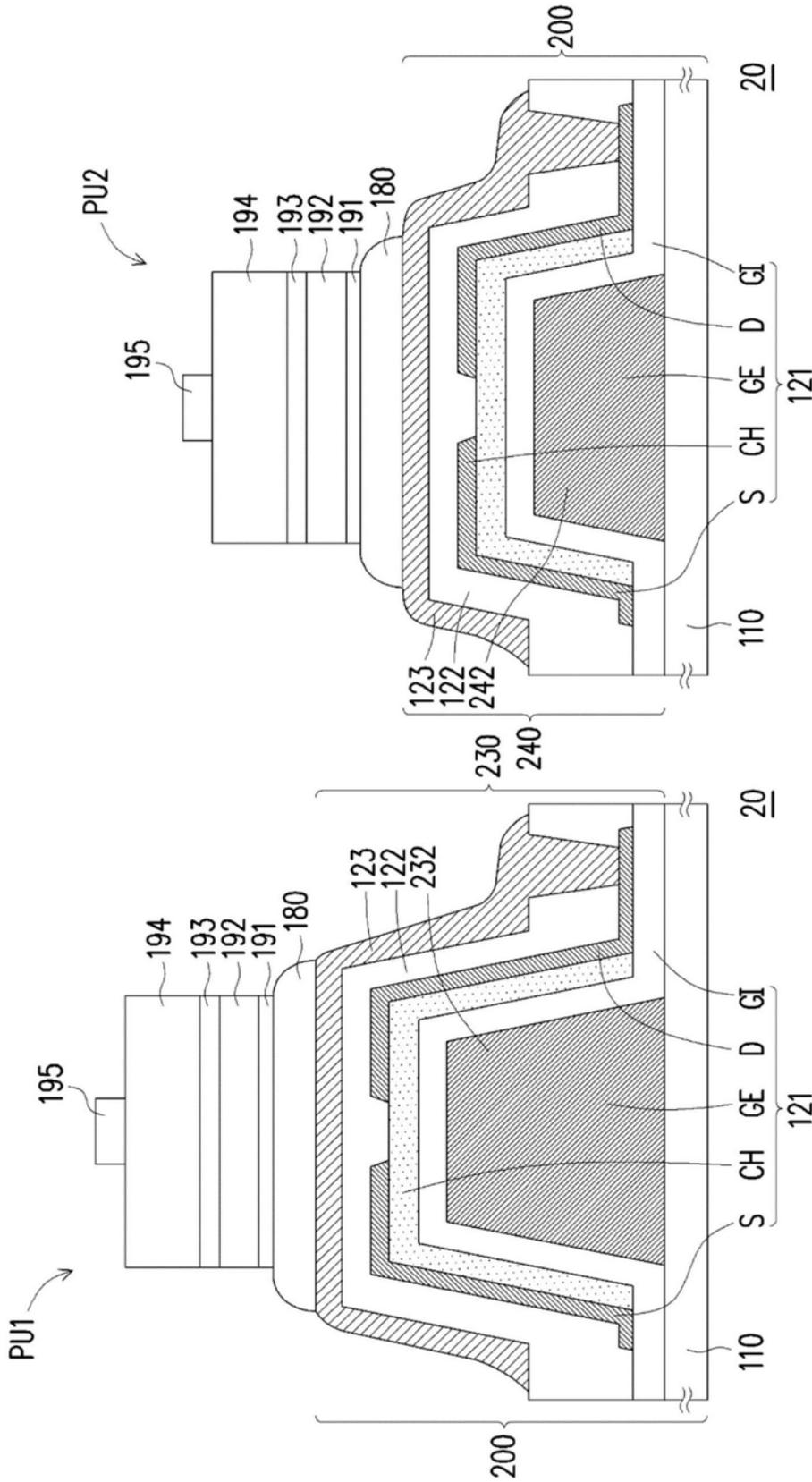


图 2B

图 2A

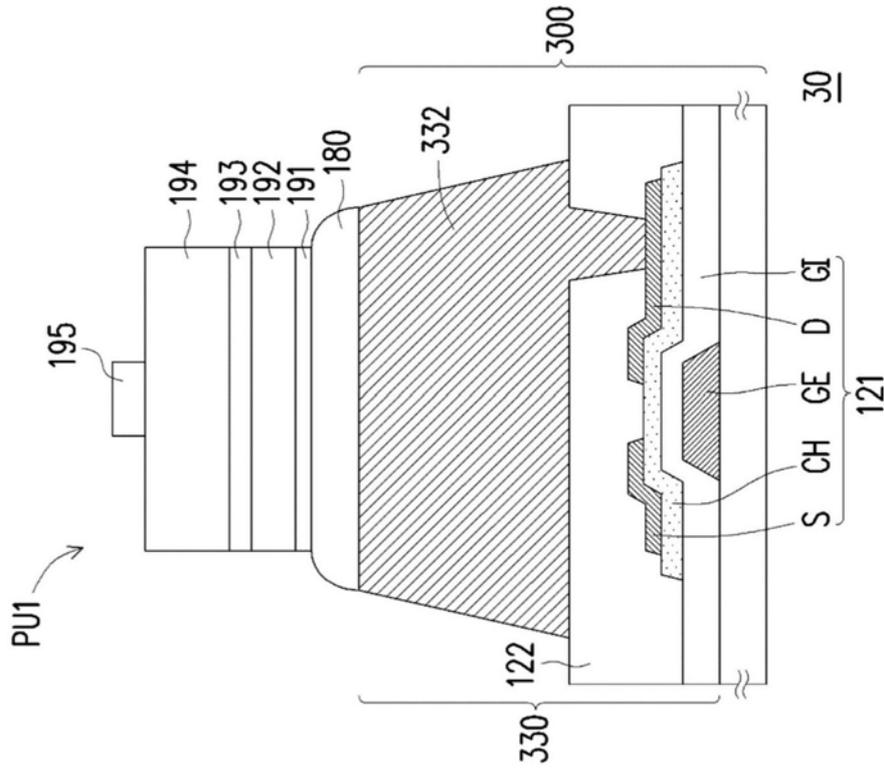


图3A

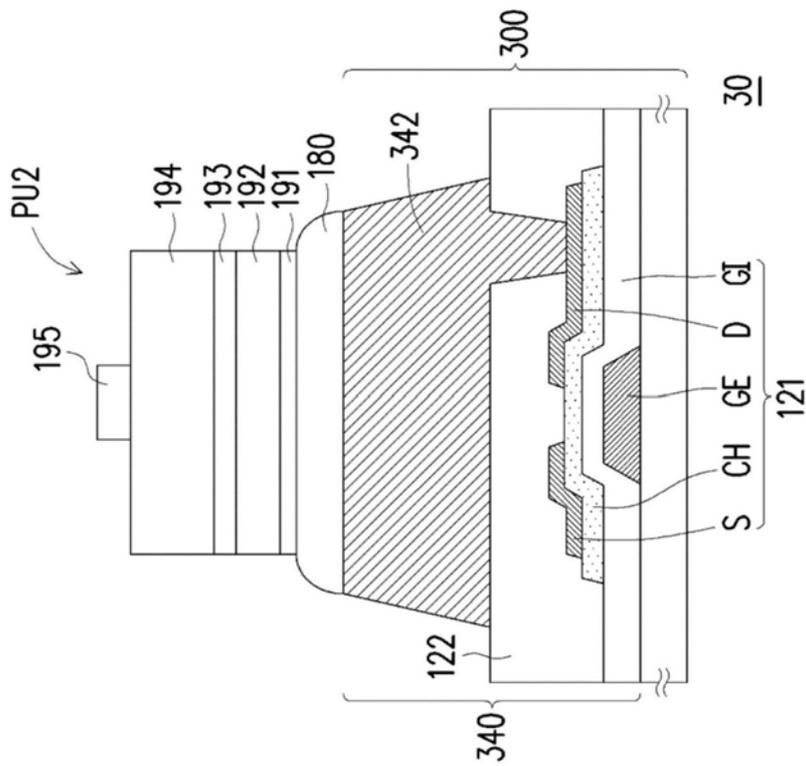


图3B

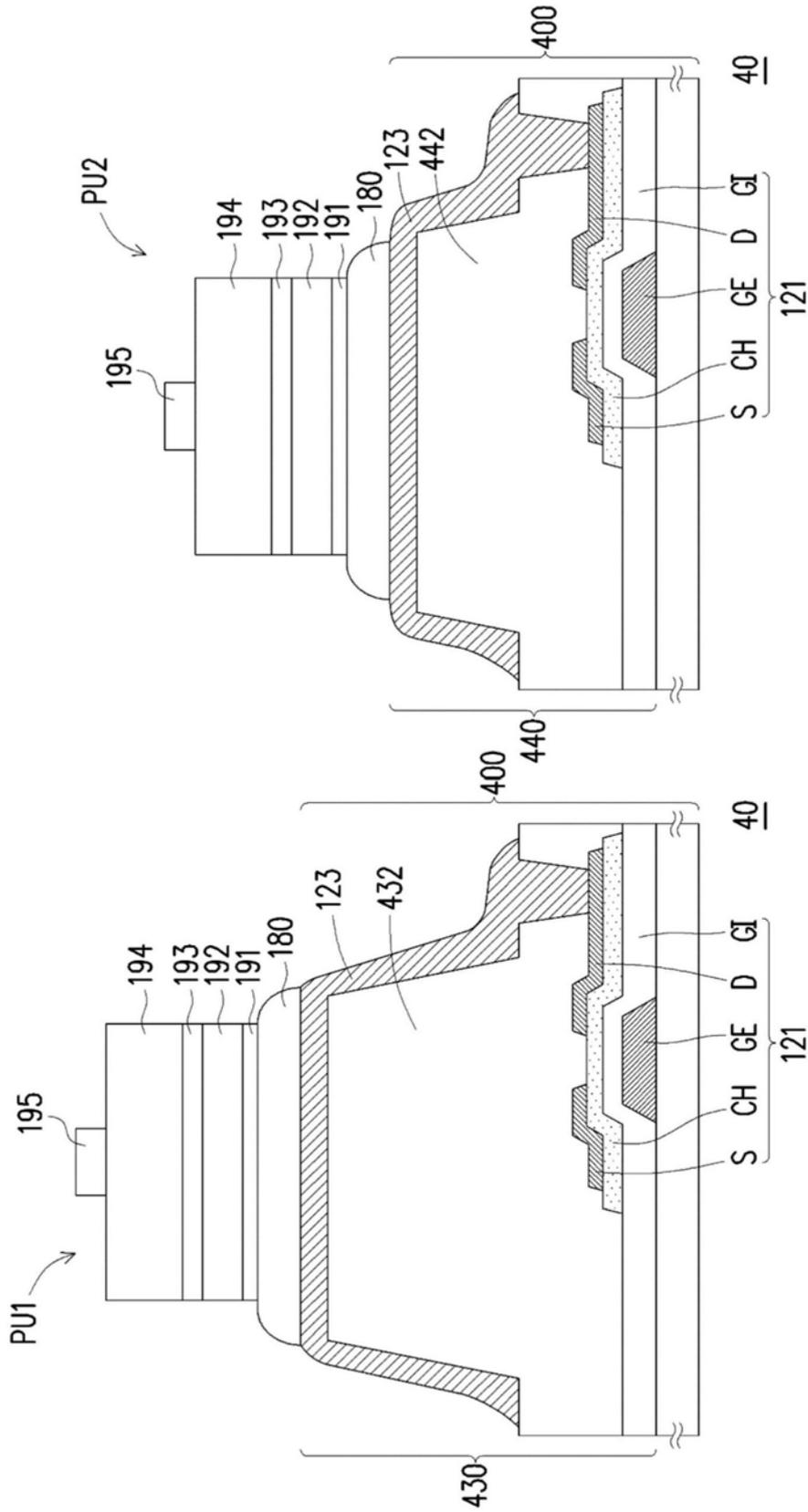


图 4B

图 4A

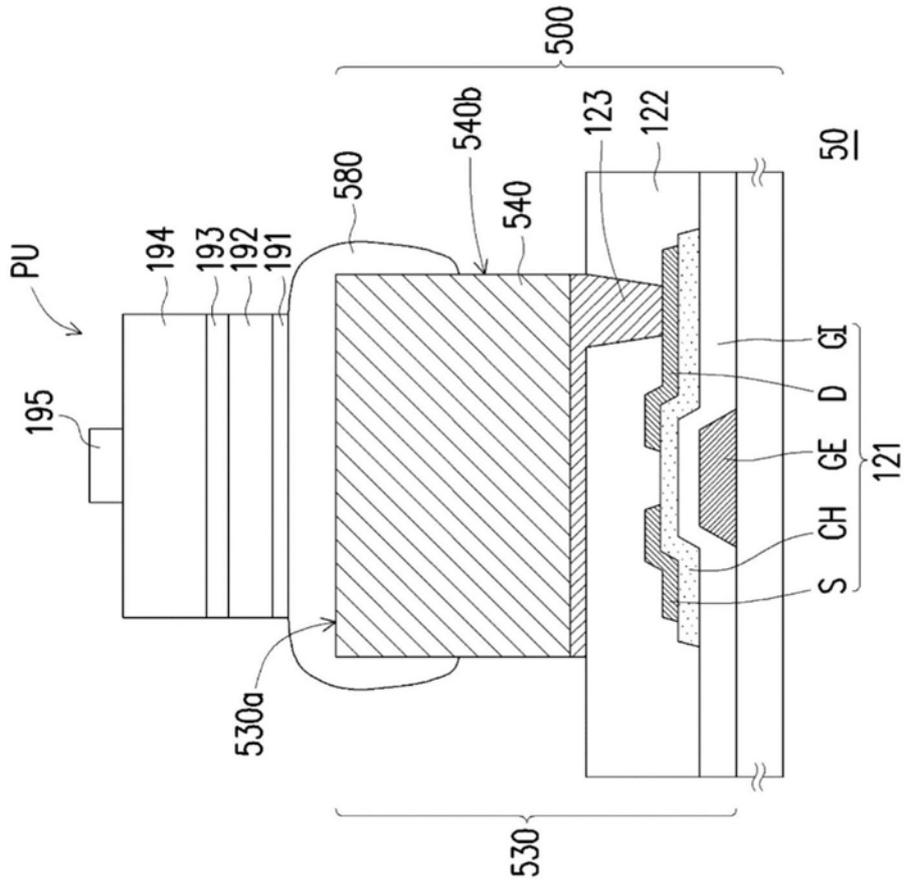


图5

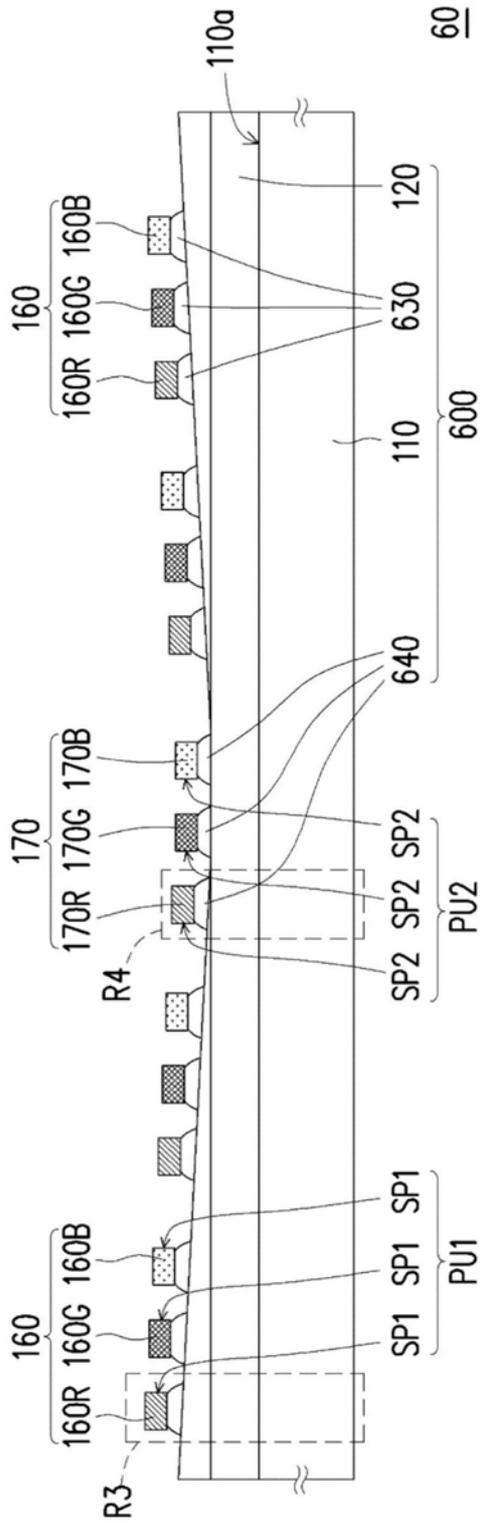


图6A

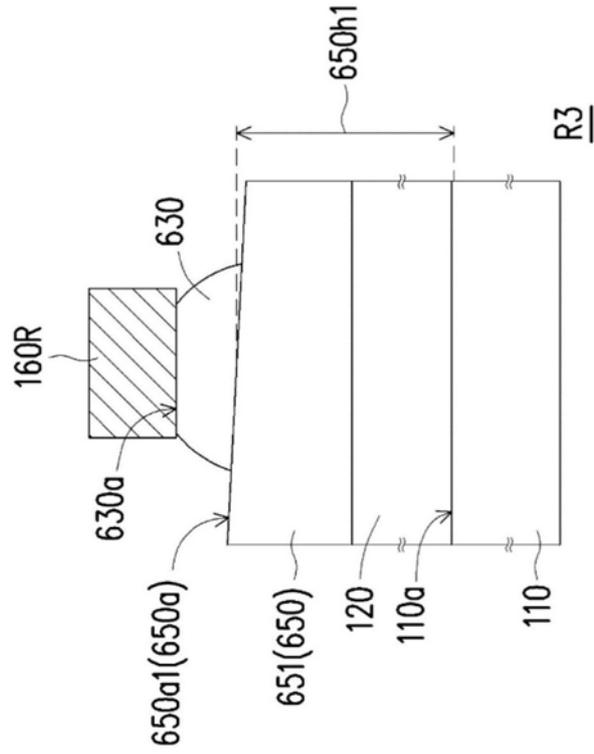


图6B

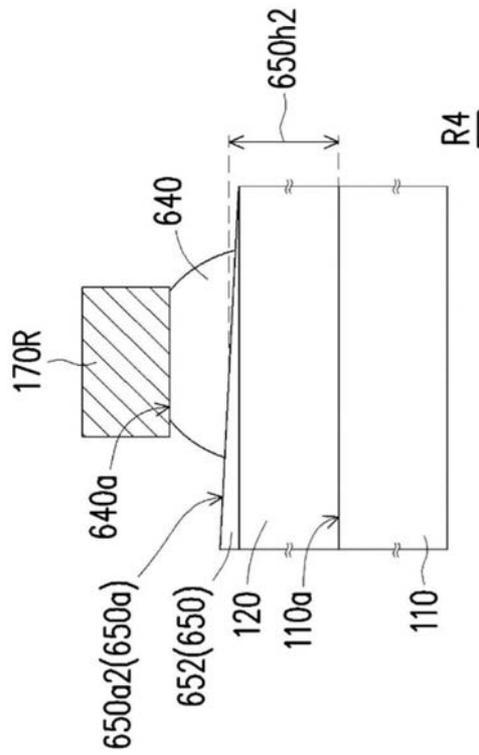


图6C

专利名称(译)	显示器		
公开(公告)号	<a href="#">CN109545094A</a>	公开(公告)日	2019-03-29
申请号	CN201811395469.4	申请日	2018-11-22
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	陈振彰 刘品妙		
发明人	陈振彰 刘品妙		
IPC分类号	G09F9/33 H05K13/04 H01L25/075		
CPC分类号	G09F9/33 H01L25/0753 H05K13/046		
优先权	107133998 2018-09-27 TW		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种显示器，包括阵列基板、第一像素单元及第二像素单元。阵列基板具有多个区块。至少一区块包含多个驱动元件、多个第一导电结构及多个第二导电结构位于基板上。第一导电结构的上表面至基板的上表面间的厚度不同于第二导电结构的上表面至基板的上表面间的厚度。第一像素单元含至少两不同色的次像素。各次像素具有第一微发光二极管元件。第一微发光二极管元件位于第一导电结构上且电连接至驱动元件。第二像素单元含至少两不同色的次像素。各次像素具有第二微发光二极管元件。第二微发光二极管元件位于第二导电结构上且电连接至驱动元件。

